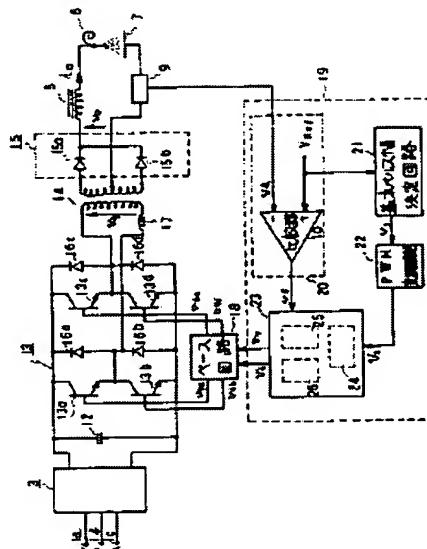


CONTROL DEVICE FOR WELDING CURRENT OF ARC WELDING MACHINE

Patent number: JP59220285
Publication date: 1984-12-11
Inventor: IWATA AKIHIKO
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
- international: B23K9/06
- european: B23K9/073D
Application number: JP19830096249 19830531
Priority number(s): JP19830096249 19830531

BEST AVAILABLE COPY**Report a data error here****Abstract of JP59220285**

PURPOSE: To reduce the weight of the transformer of a titled device which controls welding current by feeding the same back to a set value by supplying the pulse voltage obtnd. by rectifying a three-phase line input and converting the same to DC then converting the DC to a high frequency with an inverter for the input to said transformer. **CONSTITUTION:** A three-phase line input 1 is rectified with the 1st rectifier circuit 2 and is converted to a high frequency AC voltage by an inverter 13. The voltage is converted to a prescribed low voltage by a high frequency transformer 14 and is rectified by the 2nd rectifier circuit 15 to a welding voltage v_0 to supply a pulse voltage. This device has a feedback control circuit 19. A pulse width modifying circuit 22 sets the pulse width with the output signal v_1 from a basic pulse determining circuit 21 and outputs a signal v_2 . The comparator 10 of a detected signal deciding circuit 20 outputs a signal v_5 . An inverter control circuit 23 adjusts the starting time T_x (when the pulse train of the voltage v_0 is generated) and the stopping time T_y in accordance with the signals v_2, v_5 and controls the same so as to repeat alternately said time and at the same time said circuit controls the ration between the time T_x and T_y . The welding current is thus maintained at the set value.

Data supplied from the **esp@cenet** database - Worldwide

⑯ 日本国特許庁 (JP) ⑪ 特許出願公開
⑫ 公開特許公報 (A) 昭59-220285

⑬ Int. Cl.³
B 23 K 9/06

識別記号 庁内整理番号
6577-4E

⑭ 公開 昭和59年(1984)12月11日

発明の数 2
審査請求 未請求

(全 10 頁)

⑮ アーク溶接機の溶接電流制御装置

三菱電機株式会社応用機器研究所内

⑯ 特願 昭58-96249

⑰ 出願人 三菱電機株式会社

⑯ 出願 昭58(1983)5月31日

東京都千代田区丸の内2丁目2

⑯ 発明者 岩田明彦

番3号

尼崎市塚口本町8丁目1番1号

⑯ 代理人 弁理士 大岩増雄 外2名

明細書

1. 発明の名称

アーク溶接機の溶接電流制御装置

2. 特許請求の範囲

(1) 溶接電流と設定値とを比較し、溶接電流が上記設定した値に維持されるように帰還制御するアーク溶接機の溶接電流制御装置において、交流入力を整流する第1の整流回路と、整流された直流電圧を高周波交流電圧に変換するインバータと、上記インバータから出力される高周波交流電圧を所定の低い電圧に変換する高周波トランスと、上記高周波トランスから出力される電圧を整流する第2の整流回路と、上記インバータを制御する帰還制御回路とから成り、上記帰還制御回路は、溶接電流と設定値とを比較する判定回路と、上記インバータを時間T_xに渡って駆動してインバータより高周波交流電圧を発生させ、インバータを時間T_yに渡って停止し、このような駆動と停止とを交互に繰返すようにインバータを制御するとともに、上記判定回路からの出力信号に基づき上記

インバータの駆動の時間T_xと停止の時間T_yとの比を制御する駆動時間制御回路とを備えたことを特徴とするアーク溶接機の溶接電流制御装置。

(2) 溶接電流と設定値とを比較し、溶接電流が上記設定した値に維持されるように帰還制御するアーク溶接機の溶接電流制御装置において、交流入力を整流する第1の整流回路と、整流された直流電圧を高周波交流電圧に変換するインバータと、上記インバータから出力される高周波交流電圧を所定の低い電圧に変換する高周波トランスと、上記高周波トランスから出力される電圧を整流する第2の整流回路と、上記インバータを制御する帰還制御回路とから成り、上記帰還制御回路は、溶接電流と設定値とを比較する判定回路と、上記インバータを時間T_xに渡って駆動してインバータより正負のパルス電圧を発生させ、インバータを時間T_yに渡って停止し、このような駆動と停止を交互に繰返すようにインバータを制御するとともに、上記判定回路からの出力信号に基づき上記インバータの駆動の時間T_xと停止の時間T_yと

の比を制御する駆動時間制御回路と、上記インバータから出力される正負のパルス電圧の発生タイミングを制御して正のパルス電圧と負のパルス電圧の数を一致させるパルス数制御回路とを備えたことを特徴とするアーケ溶接機の溶接電流制御装置。

(3) 堀還制御回路はインバータから出力される高周波交流電圧が正負のパルス電圧となるようにインバータを制御するとともに、上記パルス電圧のパルス幅を制御して溶接電流の立ち上り特性を調整する基本パルス幅決定回路を含む特許請求の範囲第2項記載のアーケ溶接機の溶接電流制御装置。

3. 発明の詳細な説明

本発明はアーケ溶接機の溶接電流制御装置、特に堀還制御によって溶接電流を一定に保持するものに関する。

一般に、直流アーケ溶接機は交流アーケ溶接機に比較してアーケの安定度が良いので多用されている。従来、この直流アーケ溶接機の電流制御装置として第1図に示す整流形のものが公知である。

同図において、(1a)、(1b)、(1c)は50または60Hzの3相ライン入力(1)の入力端子、(2)はY-△形の3相トランス、(3)は例えればダイオードをブリッジ接続して成る第1の整流回路、(4)はスイッチングパワートランジスタ(以下S.P.TRと呼ぶ)、(5)はフィルタリアクトル、(6)は電極、(7)は母材、(8)は上記S.P.TR(4)がオフ時にフィルタリアクトル(5)に連続して電流を流すフライホイールダイオード、(9)は溶接電流に相当する信号 V_a を検出するシャント等の電流検出器、(10)は上記S.P.TR(4)をオンオフ制御する比較器、(12)は平滑コンデンサである。なお、上記比較器(10)の出力は上記検出信号 V_a が設定値 V_{ref} より高いとき0、低いとき1となる。

このような構成のアーケ溶接機の電流制御装置の動作について以下説明する。3相ライン入力(1)は、3相トランス(2)で低い電圧に変換された後、第1の整流回路(3)及び平滑コンデ

ンサ(12)によって直流に変換される。変換された直流は、上記S.P.TR(4)でチョッピングされ、フィルタリアクトル(5)を介して電極(6)及び母材(7)からなる負荷に直流出力を供給する。上記S.P.TR(4)のオン、オフを決定する比較器(10)の出力は上記電流検出器(9)からの検出信号 V_a が設定値 V_{ref} よりも高ければ0となってS.P.TRをオフさせ、検出信号 V_a が設定値 V_{ref} よりも低ければ1となってS.P.TRをオンさせる。よって、比較器(10)にヒステリシスを持たせることにより、電極(6)及び母材(7)からなる溶接負荷にあら一定のリップルを持った直流の溶接電流を供給することができ、しかもこの溶接電流を設定値に維持できる。

しかしながら、従来の装置は以上のように3相トランス(2)の入力の周波数が50または60Hzと低周波であることから、3相トランス(2)の重量がかなり大きくなるという欠点を有していた。

本発明はこのような従来の欠点を除去するためになされたもので、トランスの入力として3相ライン入力を整流し、直流に変換した後、インバータで高周波に変換したパルス電圧を供給することによってトランスの軽量化を図るようとしたものである。しかもトランスに入力されるパルス電圧の正極パルスと負極パルスの数を一致させて偏磁を防止し、さらに負荷によって出力電圧のパルス幅を変化させ、低リップルの溶接電流を得ることができるアーケ溶接機の電流制御装置を提供するものであり、以下実施例を用いて本発明を詳細に説明する。

第2図は本発明によるアーケ溶接機の溶接電流制御装置の一実施例を示す回路図であり、同図において(13a)、(13b)、(13c)、(13d)はブリッジ接続されてフルブリッジインバータを構成するS.P.TR、(14)は上記インバータ(13)の出力パルス電圧を低電圧に変換する高周波トランス、(15)はダイオード(15a)、(15b)で構成されて高周波ト

ラス (14) の出力を整流する第2の整流回路、(16a), (16b), (16c), (16d) は上記S, P, TR (13a), (13b), (13c), (13d) が全てオフの時に高周波トランス (14) の漏れインダクタンス (17) が持つ電磁エネルギーを平滑用コンデンサ (12) に帰還する帰還ダイオード、(18) は上記S, P, TR (13a), (13b), (13c), (13d) を駆動するベース回路、(19) は帰還制御回路である。上記帰還制御回路 (19) は比較器 (10) から成る検出信号判定回路 20 と、基本パルス幅決定回路 (21) は、この基本パルス幅決定回路 (21) からの出力信号 v_1 に基づいてパルス幅を設定するパルス幅変調回路 (22) と、上記比較器 (10) からの出力信号 v_2 に基づき、後述する溶接パルス電圧 v_3 の時間 T_x , T_y を調整し、かつトランス (14) の入力電圧 v_4 の正極パルスと負極パルスの数を一致させるようにインバータ (13) を制御するインバータ制御回路 (23) とから構成される。

発生し、この電圧 v_3 を高周波トランス (14) の一次側に供給する。そして具体的には上記電圧 v_3 のパルスを制御するようにして上記時間 T_x , T_y を制御することにより平均電流 I を調整するものである。さらに、本発明においては高周波トランス (14) の偏磁を防止するために、インバータ制御回路 (23) が高周波トランス (15) の一次側に加わる電圧 v_5 の正、負の電圧時間積を一致させるように動作する。すなわち第3回 (b) に示すようにパルス電圧 v_3 の正、負の各パルスの数を一致させるのである。

上記インバータ制御回路 (23) は例えば第4回に示すように上記時間 T_x と T_y を制御する駆動時間制御回路 (24) と、正極パルスと負極パルスの数を一致させるパルス数制御回路 (25) と、信号 v_6 と v_7 のパルスを交互に山力して、第5回に示すベース回路 (18) を駆動する出力回路 (26) とから構成される。

上記駆動時間制御回路 (24) はフリップフロップ (27) の山力端子 Q の山力信号 v_{15} が 1 の

まず、本発明のアーク溶接機の溶接電流制御装置の基本的動作につき、第3回 (b) に示すタイムチャートを用いて説明する。

本発明では、溶接電圧 v_3 として第3回 (b) に示すようなパルス電圧を供給し、かつこのパルス電圧 v_3 において、パルス列の発生される時間 (インバータの駆動時間) T_x と、パルス列の除去された時間 (インバータの停止時間) T_y とを交互に設ける。このようなパルス電圧 v_3 によれば、溶接電流 i_1 は第3回 (b) に示すようにパルス列の発生時間 T_x で立ち上り、パルス列除去時間 T_y で下降するように変動することになる。従って、本発明は第3回 (b) に示すパルス電圧 v_3 における時間 T_x と時間 T_y との比を変えるようにして、溶接電流 i_1 の平均電流 I を変えて、設定値に保持するものである。この場合、上記パルス電圧 v_3 を形成するため、インバータ制御回路 (23) が比較器 (10) の出力信号 v_2 に基づきインバータ (13) を制御することにより、第3回 (b) に示すように正極と負極からなるパルス電圧 v_3 を

ときゲートが開かれて、パルス幅変調回路 (22) からのパルス信号 v_8 を出し、上記信号 v_8 が 0 のときゲートが閉じられるアンド回路 (28) と、比較器 (10) からの出力信号 v_2 と、上記パルス信号 v_8 を微分回路 (30) で微分して得られるトリガパルス信号とのアンドをとるアンド回路 (31) と、このアンド回路 (31) の出力信号 v_{16} でセットされ、アンド回路 (32) からの出力信号 v_{17} でリセットされる上記フリップフロップ回路 (27) と、このフリップフロップ (27) の反転出力信号 v_{18} でリセットされ、上記信号 v_8 を反転回路 (33) で反転した後、微分回路 (34) で微分することにより得られるトリガパルス信号 v_{19} でセットされ、出力信号 v_8 を上記アンド回路 (32) に供給するフリップフロップ (35) と、出力信号 v_8 でセットされ、出力信号 v_8 を反転回路 (36) で反転し、微分回路 (37) で微分することにより得られるトリガパルス信号 v_{20} でリセットされるフリップフロップ (38) とから構成される。

上記パルス数制御回路(25)は上記微分回路(37)の出力信号 V_{ff} でリセットされ、出力信号 V_{ff} を反転回路(39)で反転し、微分回路(40)で微分することにより得られるトリガパルス信号 V_{ff} でセットされるフリップフロップ(41)から構成される。なお、このフリップフロップ(41)の出力端子Qの信号 V_{ff} は出力回路(26)のアンド回路(42)の一方の入力側に供給され、出力端子 \bar{Q} の信号 V_{ff} はアンド回路(43)の一方の入力側に供給される。上記アンド回路(42)、(43)の他方の入力側に上記アンド回路(28)の出力信号 V_{ff} が供給される。

なお、出力回路(26)からの出力信号 V_{ff} は第5図に示すように上記ベース回路(18)を構成する駆動回路(18a)、(18b)に供給され、このとき駆動回路(18a)、(18b)より信号 V_{fb} 、 V_{fc} が出力されて、インバータ(13)のS、P、TR(13b)、(13c)がオンし、これで正極、負極いずれか一方のパルスが得られる。また、出力信号 V_{ff} は駆動回路

(18c)、(18d)に供給され、このとき駆動回路(18c)、(18d)より信号 V_{fa} 、 V_{fd} が出力されてインバータ(13)のS、P、TR(13a)、(13d)がオンし、上記パルスとは反対のパルスが得られる。このように信号 V_{ff} と V_{ff} のそれぞれで、インバータ(13)から第3図(e)に示すように正極と負極のパルスが発生される。

次に、第6図(a)～(e)に示すタイムチャートを用いて第4図に示すインバータ制御回路(23)の動作を以下説明する。

駆動時間制御回路(24)のアンド回路(28)は、フリップフロップ(27)の出力信号 V_{ff} が1のときゲートが開かれるので、この間第6図(e)に示すようなパルス幅変調回路(22)から出力されるパルス信号 V_{ff} がこのアンド回路(28)を介して出力される。一方、フリップフロップ(27)の出力信号 V_{ff} が0のときゲートが閉じられるのでアンド回路(28)からはパルス信号 V_{ff} は出力されなくなる。従って、アンド回路

(28)の出力信号 V_{ff} は第6図(e)に示すように信号 V_{ff} が1の時間 T_x に渡ってパルス列が形成された部分と、信号 V_{ff} が1の時間 T_y に渡ってパルス列の除去された部分とから成る信号となる。なお、フリップフロップ(27)の出力信号 V_{ff} は信号 V_{ff} の立上りと、信号 V_{ff} の1とが重なったときに1となる。すなわち信号 V_{ff} が0から1に立上り、かつ信号 V_{ff} が1となることによりアンド回路(31)の出力信号 V_{ff} が1となり、フリップフロップ(27)がセットされてその出力端子Qから1の信号 V_{ff} が出力される。また、上記信号 V_{ff} は信号 V_{ff} が0になった後信号 V_{ff} の最初の立下りで0となる。すなわち、信号 V_{ff} が0となると、信号 V_{ff} が1となり、フリップフロップ(35)がセットされ、その出力信号 V_{ff} が1となる。一方、信号 V_{ff} の立下りで、微分回路(37)から1の出力信号 V_{ff} が出力され、これでフリップフロップ(38)がリセットされ、このフリップフロップ(38)の出力端子 \bar{Q} から1の信号 V_{ff} が出力される。従って、アンド回路

(32)の出力信号 V_{ff} が1となってフリップフロップ(27)はリセットされ、その出力端子Qの出力信号 V_{ff} は0となる。なお、ソリップフロップ(38)は信号 V_{ff} の立上りでセットされるので、その出力端子 \bar{Q} は0となる。上記信号 V_{ff} の1となる時間 T_x における信号 V_{ff} の偶数個のパルスは後述する出力回路(26)の動作で信号 V_{ff} と V_{ff} として交互に出力されるので、前述したベース回路(18)の動作によってインバータ(13)からは第3図に示すパルス電圧 V_{ff} が出力されることになる。すなわち時間 T_x でインバータ(13)は駆動されて正極、負極のパルス電圧を出力し、信号 V_{ff} の0となる時間 T_y で停止されパルス電圧を発生せず(第3図(e)参照)、これで第3図(e)に示す波形の溶接電圧 V_{ff} が得られる。この場合、出力信号 V_{ff} の1となる時間 T_x に対応して信号 V_{ff} の1となる時間 T_x が設定されるので、結局出力信号 V_{ff} に基づき時間 T_x と T_y との比が調整される。

パルス数制御回路(25)につき説明すると、

いま初期設定で、フリップフロップ(41)の出力信号 V_{41} が1で、出力信号 V_{42} が0とすれば、アンド回路(43)のゲートが開かれ、アンド回路(43)から信号 V_{44} のパルスが1個出力されて、出力信号 V_{45} となる。なお、アンド回路(42)のゲートは閉じられている。このとき、上記1個のパルスの立下り時点で微分回路(40)からパルス信号 V_{43} が山力され、フリップフロップ(41)は反転し、出力信号 V_{41} が0、出力信号 V_{42} が1に反転し、アンド回路(43)のゲートがとじられ、アンド回路(42)のゲートが開かれるので、信号 V_{44} の次のパルスはアンド回路(42)から山力されて、出力信号 V_{45} となる。このようにパルス数制御回路(25)はアンド回路(28)の出力信号 V_{44} のパルスを交互にアンド回路(43)と(42)に振り分けるように動作する。従って、出力信号 V_{45} は第6図(i)に示すように信号 V_{45} のパルスから始まって、信号 V_{45} のパルスで終わり、交互に山力される互いに数の等しいパルスとなる。上記実施例では信

号 V_{45} が1のときに出力される信号 V_{45} と信号 V_{45} のパルスの数を一致させるように制御しているが、任意同期で全体としての正負のパルス数を一致させるために信号 V_{45} と信号 V_{45} をいかなる場合でも交互に出力するようにしてもよい。

次に、基本パルス幅決定回路(21)とパルス幅変調回路(22)の動作につき述べる。上述したように信号 V_{45} 及び信号 V_{45} のパルス数を一致させると、偏磁が生じなくなる。ところが第7図(i)に示すように設定電圧 V_{ref} を検出信号 V_a （溶接電流 i_a に比例）が越しても時間 T_M だけ検出信号 V_a が上昇するので、時間的なむだが発生する。すなわち第7図(i)において、パルス V_a が発生されたとき、 i_a の時刻において設定電圧 V_{ref} を検出信号 V_a が越しても比較器(10)の出力 V_b がこの時第3図(i)に示すように0となつとする。しかしパルス数制御回路(25)の作用でパルス V_{45} とは反対のパルス V_b が必ず出力されるので検出信号 V_a はすなわち溶接電流 i_a はさらに上昇し、時間 T_M 経過した後にやっと下降し始

める。ここで、この行き過ぎ量すなわち第7図(i)に示す上界 V_{45} を小さくするには、基本パルス V_{45} の周波数を上げるか、第7図(i)に示すような溶接電流の立上り特性曲線 A の傾きを小さくすればよい。基本パルス V_{45} の周波数はスイッチング素子の特性から限界があるため、上記特性曲線 A の傾きを下げることが有効である。この特性曲線 A の傾きを小さくするには、第2図に示すフィルタリアクトル(5)のインダクタンスを増すか、第3図(i)に示すパルス列発生時間 T_x における電圧 V_x の平均値を下げればよい。前者はフィルタリアクトル(5)の重量が増す不具合がある。第3図(i)において時間 T_x の期間における電圧 V_x の平均値を下げるには、第3図(i)に示すパルス発生周期 T_x とパルス幅 T_{on} の比を変えればよい。これを実現するのが第8図に具体的に示した前記基本パルス幅決定回路(21)である。第8図において、設定値 V_{ref} を増幅器(21a)で増幅し、所定値 V_{set} を加算器(21b)で加えて出力電圧 V_x を発生させる。パルス幅変調回路(22)は

この出力電圧 V_x の大きさに相当するパルス幅のパルスを信号 V_{45} として出力するので、上記第3図(i)に示す電圧 V_x の時間 T_x を調整できる。なお、溶接アーケ電圧の大きさは溶接アーケ電流 i_a が把握できれば予想できるから、第3図(i)に示す T_x の期間における電圧 V_x の平均値と溶接アーケ電圧の差があまり大きくならないように増幅器(21a)と所定値 V_{set} を予め設定すれば、第7図(i)に示すむだな上界 V_{45} を小さくでき、結果として溶接アーケ電流 i_a のリップルを下げることができる。上記基本パルス幅決定回路(21)の効果を具体的に示したのが第9図(i)、(b)と第10図(i)、(b)である。第9図は基本パルス幅決定回路(21)を用いることなく第3図(i)に示す時間 T_{on} を常に一定とした場合の動作特性、第10図は基本パルス幅決定回路(17)を用いて設定値 V_{ref} を小さくした時の i_a 以降で、上記時間 T_{on} を短くした場合の動作特性である。このように溶接電流立上り特性曲線の傾きを小さくすることにより、溶接電圧 V_x のパルス幅 T_{on} が小

さくなり、その平均値が小さくなるので前述のむだな上界分 V_{i1} を小さくできる。

なお、上記実施例ではインバータにフルブリッジ型を用いているが、ハーフブリッジ型、センタタップ型等のインバータを用いてもよい。また、上記実施例ではインバータを構成するスイッチング素子としてトランジスタを用いているが、GTO, FET, SiT等を用いてもよい。

また、パルス数制御回路は第4図に示す回路に限定されず、要は第3図(c)に示す電圧 V_i の電圧パルスの正、負の数を一致させる回路であればいかなる回路でもよい。また、第3図(b)に示す時間 $T \times$ 中において、電圧 V_i の電圧パルスの正、負の数を一致させるのではなく、第11図(b)に示すように全体としてすなわち任意時間周期に渡って上記電圧 V_i の電圧パルスの正、負の数を一致させるような回路であっても、第11図(b)に示すように検出信号 V_o すなわち溶接電流 i を設定値に維持でき、かつ偏磁を防止できる。

以上述べたように、本発明によるアーケ溶接機

の溶接電流制御装置によれば、絶縁トランジスの一次側周波数をインバータで上げるようにしたので、絶縁トランジスの大きさ、重量が大幅に小さくなり、しかもトランジスに入力するパルス電圧の正と負の数を一致させたのでトランジスの偏磁を防止でき、さらに溶接電圧のパルス幅を制御するようにしたので溶接電流リップルを極力小さくすることができるという効果がある。

4. 図面の簡単な説明

第1図は従来のアーケ溶接機の溶接電流制御装置の一例を示す回路図、第2図は本発明によるアーケ溶接機の溶接電流制御装置の一実施例を示す回路構成図、第3図(a)～(c)は本発明の電流制御の動作原理を説明するためのタイムチャート、第4図は第2図に示すパルス制御回路の一例を詳細に示す回路図、第5図は第2図に示すベース回路の詳細を示す回路図、第6図は第4図に示すパルス制御回路の動作を説明するためのタイムチャート、第7図は本発明によるアーケ溶接機の溶接電流制御装置の一実施例における電流リップルの発生原

理を示す電圧波形の図、第8図は第2図に示す基本パルス幅決定回路の具体例を示す図、第9図及び第10図は第2図に示す基本パルス幅決定回路がない場合とある場合との違いを示す電圧波形の図、第11図(a), (b)は第2図に示すパルス制御回路を他の方法で実施した場合の各部の電圧状態を示すための図である。

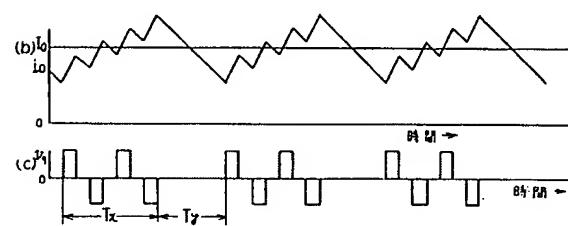
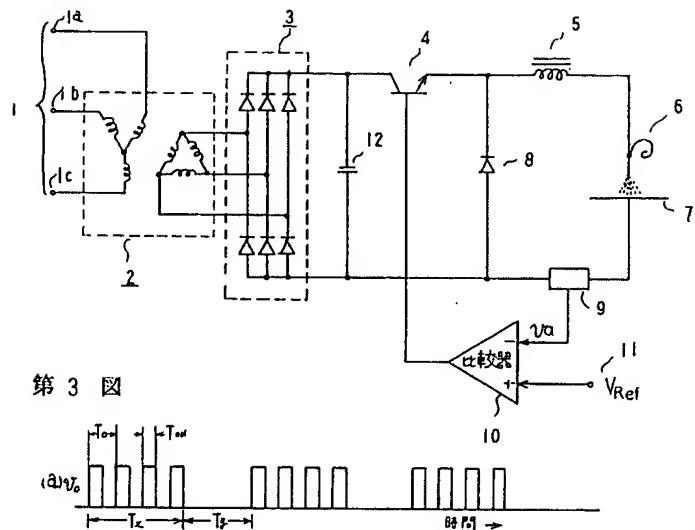
(1) 3相ライン入力、(3) 第1の整流回路、(5) フィルタリアクトル、(6) 電極、(7) 母材、(8) フライホイールダイオード、(9) 電流検出器、(10) 比較器、 V_{ref} 電圧の設定値、(12) 平滑コンデンサ、(13) インバータ、(14) 高周波トランジス、(15) 第2の整流回路、(18) ベース回路、(19) インバータ制御回路、(20) 検出信号判定回路、(21) 基本パルス幅決定回路、(22) パルス幅変調回路、(23) パルス制御回路、(24) パルス列制御

回路、(25) パルス切換回路、(26) 出力回路。

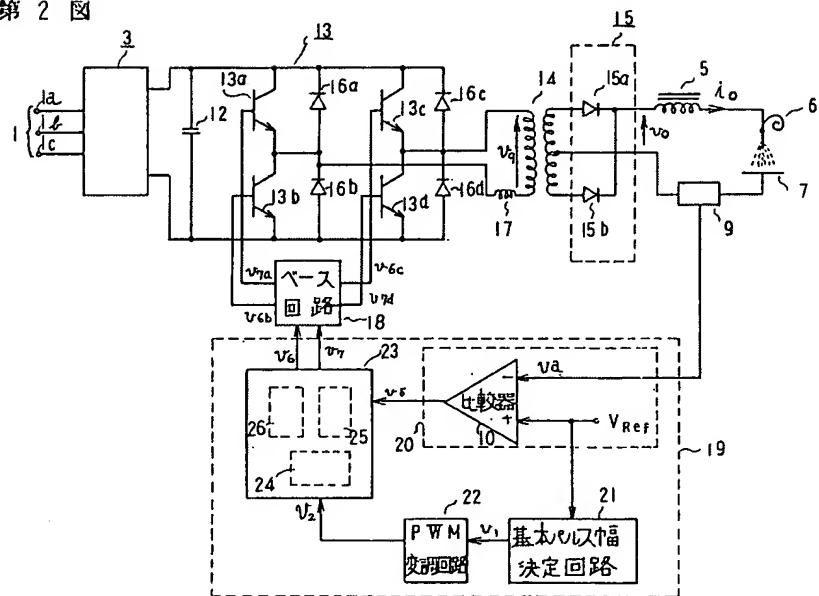
各図中の同一符号は同一または相当部分を示す。

代理人 大岩増雄 (外2名)

第一圖

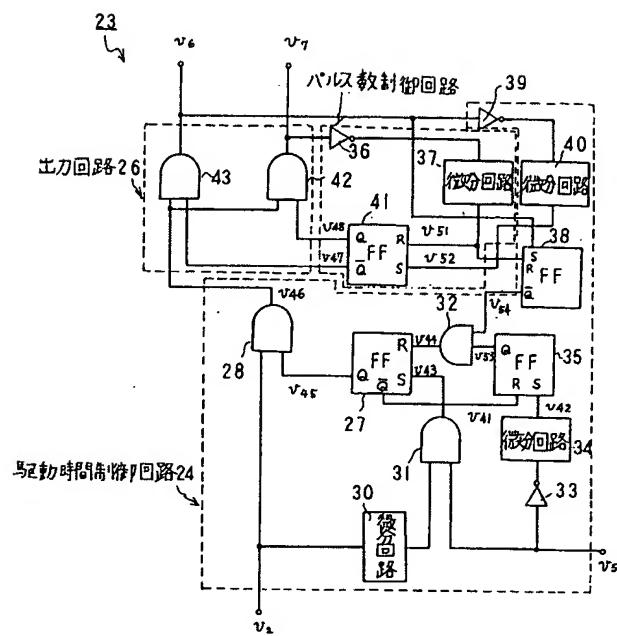


第 2 図

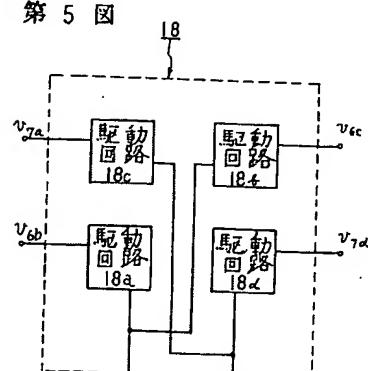


BEST AVAILABLE COPY

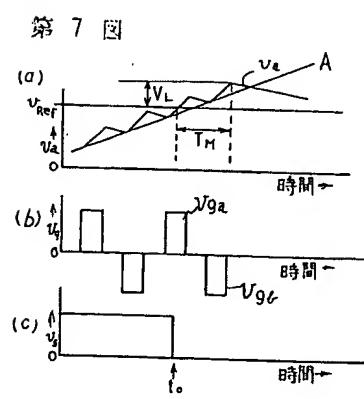
第4図



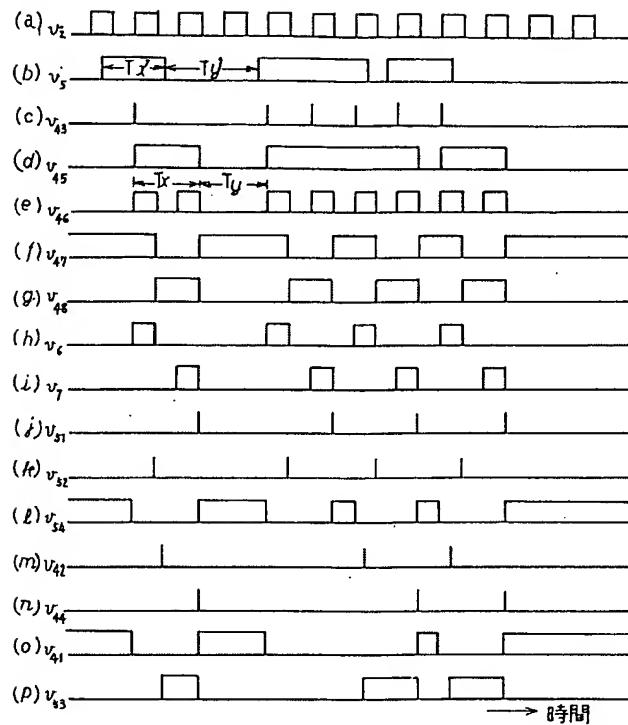
第5図



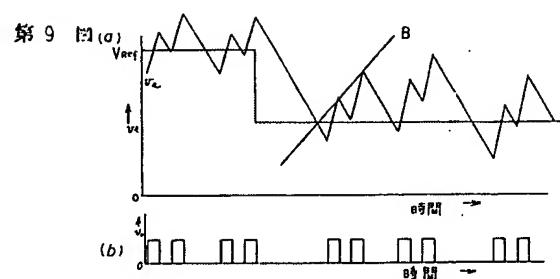
第7図



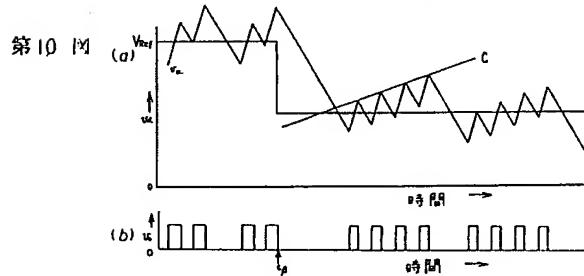
第6図



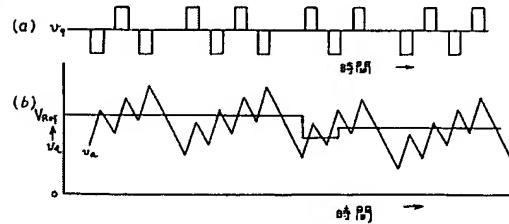
第9 図



第10 図



第11 図



手 続 换 正 書(自認)

昭和 年 月 日

特許庁長官殿

1. 事件の表示 特願昭 58-96249

2. 発明の名称

アーク溶接機の溶接電流制御装置

3. 换正をする者

事件との関係 特許出願人
 住 所 東京都千代田区丸の内二丁目2番3号
 名 称 (601)三菱電機株式会社
 代表者 片山 仁八郎

4. 代 理 人

住 所 東京都千代田区丸の内二丁目2番3号
 三菱電機株式会社内
 氏 名 (7375)弁理士 大岩 増雄

(連絡第 48-220285(10)特許)

5. 换正の対象

発明の詳細な説明の欄

6. 换正の内容

(1)明細書第4頁第15行目「高いきと」とあるのを「高いとき」と換正する。

以上